

PAT-NO: JP363204752A  
DOCUMENT-IDENTIFIER: JP 63204752 A  
TITLE: PRINTED CIRCUIT BOARD TYPE PIN GRID  
ARRAY PACKAGE  
PUBN-DATE: August 24, 1988

INVENTOR-INFORMATION:  
NAME  
TANAKA, MASATO

ASSIGNEE-INFORMATION:  
NAME SHINKO ELECTRIC IND CO LTD COUNTRY  
N/A

APPL-NO: JP62038599  
APPL-DATE: February 20, 1987

INT-CL (IPC): H01L023/50

US-CL-CURRENT: 257/698, 361/772 , 438/278 , 438/FOR.208

ABSTRACT:

PURPOSE: To establish a firm bondage between a board and a lead pin by a method wherein the lead pin is provided with a collar at its base and the collar is provided with a solder entrance through which solder is allowed to flow into a through-hole.

CONSTITUTION: A solder immersion method or the like is applied from above a collar 10 for bonding to a board 5 a lead pin 1 provided with the collar 10 at its base. In the soldering process, solder flows into a

through-hole 6 through  
a clearance 12 in the collar 10 for the establishment of a  
firm bondage between  
a pin insertion portion 2 and a soldering surface 8 on the  
internal wall of the  
through-hole 6. In this way, a perfect electrical  
connection is established  
with a circuit pattern 7 built on the lower surface of the  
board 5.

COPYRIGHT: (C)1988, JPO&Japio

⑨ 日本国特許庁(JP)

⑪ 特許出願公開

⑫ 公開特許公報(A)

昭63-204752

⑬ Int.Cl.<sup>4</sup>

識別記号

庁内整理番号

⑭ 公開 昭和63年(1988)8月24日

H 01 L 23/50

P-7735-5F

審査請求 未請求 発明の数 1 (全4頁)

⑮ 発明の名称 プリント回路基板型ピングリッドアレイパッケージ

⑯ 特 願 昭62-38599

⑰ 出 願 昭62(1987)2月20日

⑱ 発 明 者 田 中 正 人 長野県長野市大字栗田字舍利田711番地 新光電気工業株式会社内

⑲ 出 願 人 新光電気工業株式会社 長野県長野市大字栗田字舍利田711番地

⑳ 代 理 人 弁理士 綿貫 隆夫 外1名

明 細 書

1. 発明の名称 プリント回路基板型

ピングリッドアレイパッケージ

2. 特許請求の範囲

1. 基部につばを有するリードピンを、基板に設けた透孔に基部を挿入してつば上からはんだ付けすることによって基板上に多数植立して成るプリント回路基板型ピングリッドアレイパッケージにおいて、前記つばに前記透孔内にはんだを流入させるはんだの侵入部を設けたことを特徴とするプリント回路基板型ピングリッドアレイパッケージ。

3. 発明の詳細な説明

(産業上の利用分野)

本発明はプリント回路基板型ピングリッドアレイパッケージに関する。

(従来の技術)

従来、セラミック基板を用いたピングリッドアレイパッケージにピンを配設する際は、セラミック基板の表面をメクライズし、リードピンを銀う

付けによって基板表面の所定位置に固着している。しかしながら、最近ではセラミック基板を用いると高価となる等の理由から、プラスチック製のプリント回路基板を使用したピングリッドアレイパッケージが製造されている。

このプラスチック製のプリント回路基板(以下、基板という)を用いたピングリッドアレイパッケージでは、通常、リードピンを植立する基板の下面に回路パターンが形成されており、透孔の内壁面は電気的導通のためにスルーホールめっきが施されている。リードピンは基板の所定位置に透設された透孔に挿入されてはんだ付けされることにより、直立して支持されるとともに基板下面の回路パターンと導通が図られる。

第4図は従来のプラスチック製の基板を用いたピングリッドアレイパッケージに用いられるリードピンの傾斜図である。図で、1はリード部であり、2はリード部の端部で基板に透設した透孔に挿入される挿入部である。3はリードピンの抜け止めのためと、リードピンの挿入部2が透孔内に

挿入された際、透孔の側面に挿入部2が接触して導通されるように挿入部2において透孔の内径よりもやや幅広に形成される扁平部である。これらリードピンを透孔にセットする作業は、機械的に自動化されており、4はリードピンを挿入し、つば4が基板表面に当接して、リードピンが所定位置で止まるストッパーとして作用するつばである。

上記リードピンは通常、リード部1の外径が0.5mm、つば4の外径が1mm程度のものが用いられる。

第5図は基板にリードピンを固着した状態を示す断面図である。図で5は基板であり、6は基板5に穿設された透孔である。7は基板5の下面に形成される回路パターンであり、8は透孔6の内壁面に形成されるスルーホールめっき部である。リードピンは挿入部2が透孔6内に挿入され、つば4が基板5の上面に係止される。9はリードピンの上方からリードピンを基板5に接合するはんだである。リードピンははんだ9によってつば4が覆われる程度にはんだ付けされる。

導通ができ、一層信頼度の高いプリント回路基板型ピングリッドアレイパッケージを提供するにある。

(問題点を解決するための手段)

本発明は上記目的を達成するため次の構成をそなえる。

すなわち、基部につばを有するリードピンを、基板に設けた透孔に基部を挿入してつば上からはんだ付けすることによって基板上に多数植立して成るプリント回路基板型ピングリッドアレイパッケージにおいて、前記つばに前記透孔内にはんだを流入させるはんだの侵入部を設けたことを特徴とする。

(作用)

リードピンを基板の透孔に挿入してはんだ付けをする際、つばに設けたはんだの侵入部からはんだが透孔内に流れ込み、リードピンを基板に強固に接合することができる。

(実施例)

以下本発明の好適な実施例を添付図面に基づい

て説明する。11ははんだ付け用のランドパターンであり、スルーホールめっき部8により回路パターン7と導通がとられている。

(発明が解決しようとする問題点)

上述したように、ストッパー用のつばを設けたリードピンは、基板にリードピンを自動的に挿入する際、つばがストッパーとして作用し、リードピンの位置決めが容易になされるという利点がある。しかしながら、リードピンが透孔に挿入された状態では、第5図に示すようにつば4が透孔6をふさいでいるため、はんだ付けの際にはんだが透孔6の内面にまで十分流れ込まず、リードピンと基板5との接合が完全でないという問題点がある。また、はんだが透孔内に流れ込まないと、はんだ付けの際のフラックスのみが透孔6内に残り、このフラックスにより接合部が腐食する等の問題点がある。

そこで、本発明は上記問題点を解消すべくなされたものであり、その目的とするところは基板にリードピンを強固に接合できるとともに、確実な

て詳細に説明する。

第1図(a)、(b)、(c)、(d)は、本発明に係るプリント回路基板型ピングリッドアレイパッケージに使用するリードピンの各実施例を示す斜視図である。

第1図(a)で1は基板に配設するリードピンの本体であるリード部である。このリード部1の外径はリードピンが挿入される基板の透孔の内径よりもやや細径に形成される。2はリード部1の一端である挿入部であり、基板に透設される透孔に挿入される。3は前記挿入部2の側面をプレスして扁平に形成した扁平部であり、透孔に挿入されたリードピンが抜けないように、透孔の内径よりもわずかに大きく形成される。10はリードピンが透孔に挿入される際、基板表面に当接してストッパーとして作用するつばである。第1図(a)の実施例では、透孔の内径よりも大きな径の円板状のつばを周方向に3つの扇形の切片に分割した形状に形成される。この各扇形の切片間には扇形の空隙12が形成される。

第2図(a)は第1図(a)に示すリードピンを基板に

挿入した際のつばと透孔を示す平面図である。第3図(ハ)は同じくリードピンを基板に挿入し、はんだ付けした状態を示す第2図(ハ)のX-X方向の断面図である。第3図(ハ)で5はプラスチック製のプリント回路基板であり、6は基板5に穿設された透孔である。7は基板5の下面に形成される回路パターンであり、8は前記透孔6の内壁面に形成されるスルーホールめっき部である。図示するように、リードピンはつば10の下面が基板5の上面に当接して透孔6に挿入される。このとき、前記扁平部3の突出端部が透孔6の内側面を押圧するようにしてスルーホールめっき部8に接触する。基板5上面にはランドパターン11が形成されており、スルーホールめっき部8により回路パターン7と導通がとられている。9はリードピンの基部と基板5とを接合するはんだである。

上記リードピンを基板に接合する際は、つば10の上方からはんだ浸漬法などによりはんだ付けされるが、このはんだ付けの際、前記つば10に形成された空隙12からはんだが透孔6内に流れ込

み、挿入部2と透孔6の内壁面に形成されたスルーホールめっき部8とがはんだによって強固に接合される。これにより、基板5の下面に形成されている回路パターン7と完全に導通される。

第1図(ハ)は、プリント回路基板型ピングリッドアレイパッケージに用いられるリードピンの他の実施例を示す斜視図であり、この実施例のリードピンは、つば10の外周からつば10の基部にまで達する切欠14を設けたものである。このリードピンの場合も、第2図(ハ)、第3図(ハ)に示すように、切欠14からはんだが透孔6内に流れ込んでのはんだ付けされるので、リードピンの接合が確実に行われる。

第1図(ハ)はリードピンの他の実施例を示すもので、この実施例では、リードピンのつば10の基部に段差16を設ける。このリードピンを透孔6に挿入した際は、第2図(ハ)、第3図(ハ)に示すように段差16が基板5の表面に当接し、つば10と基板5表面間に空隙が形成され、はんだが透孔6内に流れ易くなり、透孔6内にはんだが流れ込んで

リードピンが接合される。

第1図(ハ)はリードピンのさらに他の実施例を示す斜視図であり、この実施例のリードピンでは、一対の略扇形のつば10をリード部1をはさんで設け、つば10の基部近傍のリード部1の外面に溝18を設ける。この実施例のリードピンでは、第2図(ハ)、第3図(ハ)に示すように、リードピンが透孔6に挿入された際、前記溝18と透孔6間に一層広い空隙が形成されるので、はんだ付けの際、溝18からはんだが透孔6内に容易に流れ込み、より短時間で強固なはんだ付けが完了する。

上述した実施例のリードピンにおいて、つば10に形成される空隙12、切欠14、段差16、溝18の形状および個数は、上述した形状に限定されるものではない。

また、上記実施例のリードピンに設けるつば10は所定の大きさの円形のつばに空隙12、切欠14等を設けたものであるので、自動的なリードピン挿入作業のために多数のリードピンを連続的に移送するフィードでは、リードピンの径よりも大き

く、つばの最大径よりも小径の溝を有するフィードを用いて連続的にリードピンを移送することができ、リードピンの打込みの自動化に対応することができる。

(発明の効果)

本発明によれば、上述したように、基板に設けた透孔にリードピンを接合する際、透孔内にはんだが流れ込んで接合されるから、従来にくらべ基板とリードピンをより強固に固着することができる。また、透孔内にはんだが流れ込んで接合されるから、はんだのフラックスが透孔内に残らず、フラックスにより透孔内が腐食することを防止することができる。また、この結果、電気的導通が向上でき信頼性の高いプリント回路基板型ピングリッドアレイパッケージを提供することができるという著効を奏する。

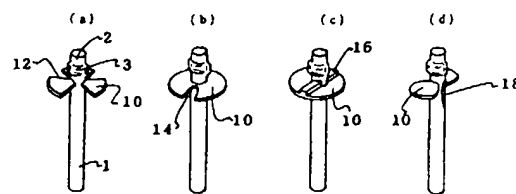
以上、本発明について好適な実施例を挙げて種々説明したが本発明はこの実施例に限定されるものではなく、発明の精神を逸脱しない範囲内で多くの改変を施し得るのはもちろんのことである。

4. 図面の簡単な説明

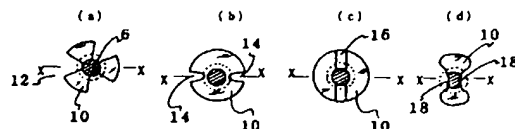
第1図は本発明に係るプリント回路基板型ピン  
グリッドアレイパッケージに用いられるリードピ  
ンの実施例を示す斜視図、第2図はリードピンを  
基板に固着した際のつばと透孔を示す平面図、第  
3図はリードピンを基板に固着した断面図、第4  
図は従来用いられているリードピンの斜視図、第  
5図は従来のリードピンを基板に固着した状態を  
示す断面図である。

1・・・リード部、 2・・・挿入部、  
3・・・扁平部、 4・・・つば、 5・・・プ  
リント回路基板、 6・・・透孔、 7・・・回  
路パターン、 8・・・スルーホールめっき部、  
9・・・はんだ、 10・・・つば、 12・・・  
空隙、 14・・・切欠、 16・・・段差、  
18・・・溝。

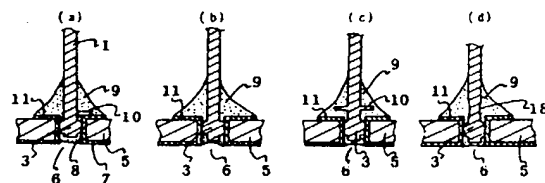
第1図



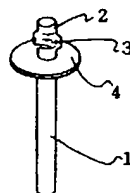
第2図



第3図



第4図



第5図

